|  |  |
| --- | --- |
|  | **Министерство науки и высшего образования Российской Федерации**  **Федеральное государственное бюджетное образовательное учреждение**  **высшего образования**  **«Московский государственный технический университет**  **имени Н.Э. Баумана**  **(национальный исследовательский университет)»**  **(МГТУ им. Н.Э. Баумана)** |

ФАКУЛЬТЕТ **Информатика и системы управления**

КАФЕДРА **Компьютерные системы и сети (ИУ6)**

НАПРАВЛЕНИЕ ПОДГОТОВКИ **09.03.01 Информатика и вычислительная техника**

БАКАЛАВРСКАЯ ПРОГРАММА **09.03.01/03 Вычислительные машины, комплексы,**

**системы и сети**

**ОТЧЕТ ПО ПРОИЗВОДСТВЕННОЙ ПРАКТИКЕ**

|  |  |
| --- | --- |
| Тип практики | Преддипломная практика |

|  |  |
| --- | --- |
| Название  предприятия | «НУК ИУ МГТУ им. Н.Э.Баумана |

|  |  |  |  |
| --- | --- | --- | --- |
| Студент ИУ6-82Б |  |  | С.В. Астахов |
|  |  | (Подпись, дата) | (И.О. Фамилия) |
|  |  |  |  |
| Руководитель практики |  |  | Т.А. Ким |
|  |  | (Подпись, дата) | (И.О. Фамилия) |

Оценка \_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_

*2023 г.*

**Министерство науки и высшего образования Российской Федерации**

**Федеральное государственное бюджетное образовательное учреждение**

**высшего образования**

**«Московский государственный технический университет имени Н.Э. Баумана**

**(национальный исследовательский университет)»**

**(МГТУ им. Н.Э. Баумана)**

**ЗАДАНИЕ**

**на производственную практику**

по теме \_\_\_Программная подсистема тестирования знаний языков описания аппаратуры\_\_\_\_\_\_\_\_\_\_\_\_\_

\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_

Студент группы ИУ6-82Б

\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_Астахов Сергей Викторович\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_

(Фамилия, имя, отчество)

Направление подготовки 09.03.01 Информатика и вычислительная техника

Бакалаврская программа 09.03.01/03 Вычислительные машины, комплексы, системы и сети

Тип практики Преддипломная практика\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_

Название предприятия НУК ИУ МГТУ им. Н.Э. Баумана

***Техническое задание*** \_\_\_Спроектировать и реализовать программную подсистему тестирования знаний языка описания аппаратуры Verilog, осуществляющую автоматическую проверку пользовательских решений и предоставляющую администратору образовательного портала возможность редактировать перечень и условия заданий.\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_

\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_

***Оформление отчета по практике:***

Отчет на 15-25 листах формата А4.

Перечень графического (иллюстративного) материала (чертежи, плакаты, слайды и т.п.)

\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_перечень, если есть, или слово «нет» при отсутствии\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_

Дата выдачи задания « 07 » февраля 2023 г.

|  |  |  |  |
| --- | --- | --- | --- |
| **Руководитель практики** |  |  | Т.А. Ким |
|  |  | (Подпись, дата) | (И.О. Фамилия) |
| **Студент** |  |  | С.В. Астахов |
|  |  | (Подпись, дата) | (И.О. Фамилия) |

**СОДЕРЖАНИЕ**

[1 Проектирование архитектуры и слоя бизнес-логики 8](#_Toc3)

[2 Проектирование и взаимодействие с БД 9](#_Toc4)

[2.1 Проектирование даталогической схемы БД 9](#_Toc5)

[2.2 Форматы хранения заданий и ответов 11](#_Toc6)

[2.3 CRUD 14](#_Toc7)

[3 Проектирование микросервисов 16](#_Toc8)

**ВВЕДЕНИЕ**

**ОПРЕДЕЛЕНИЯ, ОБОЗНАЧЕНИЯ И СОКРАЩЕНИЯ**

БД – база данных

СУБД — система управления базами данных

# **1 Проектирование архитектуры и слоя бизнес-логики**

# **2 Проектирование и взаимодействие с БД**

## **2.1 Проектирование даталогической схемы БД**

В результате анализа предметной области удалось выделить описанные ниже сущности.

Сущность «Задание» — содержит информацию о порядковом номере задания, его условиях, правильном ответе, цене в баллах и т.п.;

Сущность «Пользователь» — позволяет идентифицировать пользователя по ID, узнать, обладает ли пользователь правами администратора и узнать его псевдоним (т.н. «никнейм»). Кроме того, эта сущность может нести в себе дополнительную информацию, необходимую веб-приложению образовательного портала.

Сущность «Попытка решения» — содержит информацию, об успешности и времени каждой попытки решения задания каким-либо пользователем.

Для реализации базы данных была выбрана реляционная СУБД MySql, для ускорения работы SQL-запросов, анализирующих статистику прохождения заданий или выдающих другую агрегированную информацию по курсу, было решено разделить сущность «Задание» на «Брифинг задания» и «Данные задания», а так же выделить отдельную сущность «Тип задания».

Для кратких текcтовых полей, таких, как «Название задания» используется тип var, а для длинных — TEXT. Логические занчения сохраняются в tinyint(1).

Полученная даталогическая схема БД в нотации Мартина изображена на рисунке Х.

Ниже представлено подробное описание приведенных таблиц и их полей.

Таблица Users (пользователи):

* id — первичный ключ;
* nickname — псевдоним;
* is\_admin — признак администратора.



Рисунок Х — даталогическая схема БД

Таблица LevelsBrief (краткая информация о заданиях):

* id — первичный ключ;
* level\_type — тип задания;
* seqnum — порядковый номер задания в списке (может повторяться у «заархивированных» заданий);
* cost — количество баллов, начисляемых за решение задания;
* is\_active — признак активности задания (если is\_active = 0, задание считается «заархивированным»);
* name — название задания;
* brief — краткое описание задания.

Таблица LevelsData (подробная информация о заданиях):

* id — первичный ключ, совпадает с id задания в LevelsBrief;
* wide\_description — развернутое описание задания;
* code — листинг исходного кода на Verilog, который может быть приложен к заданию;
* question — закодированные условия задания;
* answer — закодированный ответ на задание.

Таблица Types (типы заданий):

* id — первичный ключ;
* name — название типа задания.

Таблица SolutionEfforts (попытки решения заданий):

* id — первичный ключ;
* user\_id — id пользователя;
* level\_id — id задания;
* is\_succesful — признак успешного прохождения задания;
* time — дата и время прохождения задания.

## 2.2 Форматы хранения заданий и ответов

Так, как в разрабатываемой подсистеме используются задания различных типов, которые необходимо проверять автоматически, было решено хранить информацию об условиях и ответах на каждое задание в закодированном виде в одном поле БД (это позволило использоваться реляционную модель, позволяющую, например, удобным образом анализировать статистику выполнения заданий).

Разработанная подсистема поддерживает работу с тремя типами заданий:

* тесты с выбором одного варианта ответа;
* тесты с множественным выбором;
* задания на описание устройства на Verilog.

Все задания и ответы сохраняются в нотации JSON.

Условия задания с выбором одного ответа содержат заголовок задания (caption) и массив ответов (answers), в котором каждый ответ имеет поля с текстом варианта ответа (text) и подсказкой, которая будет показана пользователю, если ответ неверен (hint).

Формат описания задания с выбором одного ответа приведен на рисунке Х.



Рисунок Х — формат описания задания с выбором одного ответа

Условия задания с выбором нескольких вариантов ответа хранятся в аналогичном формате, но в них отсутствует поле hint.

Примеры записи условий и ответов для заданий с одиночным и множественным выбором приведены в листинге Х.

Листинг Х — примеры описания заданий

|  |
| --- |
| /"wire",/ условия задания с выбором одного варианта ответа  {  "caption": "Основная функция сумматора",  "answers": [  {"text": "Умножение", "hint": "Название говорит само за себя"},  {"text": "Вычитание", "hint": "Перечитай главу"},  {"text": "Сложение", "hint": "Все верно"}  ]  }  // условия задания с выбором нескольких вариантов ответа  {  "caption": "Типы переменных в verilog",  "answers": [  "reg",  "wire",  "mem"  ]  } |

## 2.3 CRUD

# **3 Проектирование микросервисов**

**ЗАКЛЮЧЕНИЕ**

**СПИСОК ИСПОЛЬЗОВАННЫХ ИСТОЧНИКОВ**